

データセンターネットワークとAI フォトニクスへの移行が進行中

サリー・コール・ジョンソン

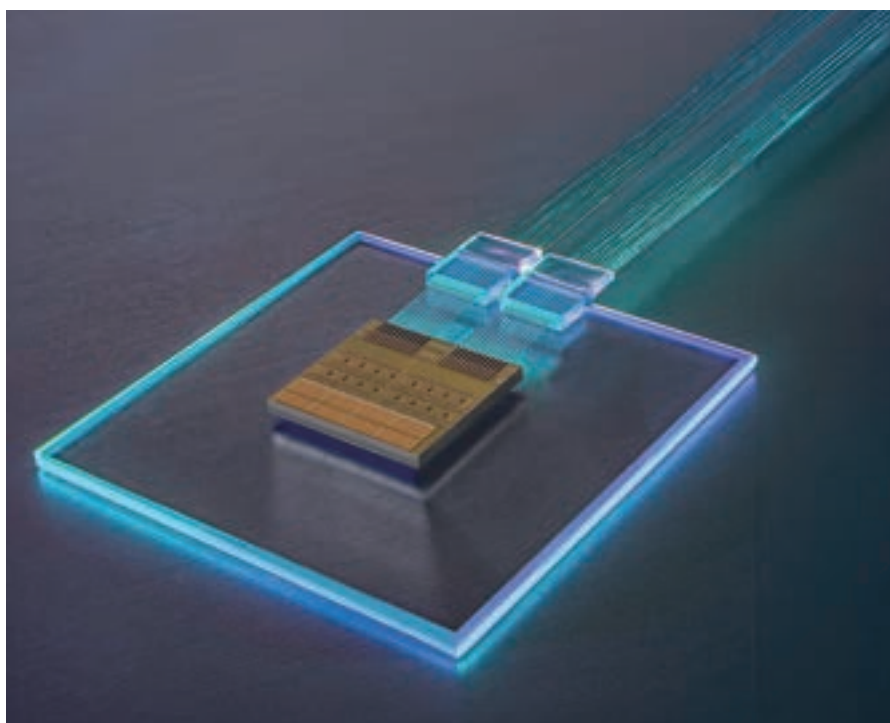
米アヤール・ラボ社 (Ayar Labs) の商用事業担当副社長を務めるテリー・ソーン氏 (Terry Thorn) が、同社の第2世代の光チップレットと光源について詳しく語ってくれた。エンジニアリングサンプルは2025年に提供されるという。

アヤール・ラボ社は、人工知能 (AI) システムアーキテクチャの最大のボトルネックに対するソリューションを開拓している。すなわち、主にGPU (Graphical Processing Unit) やCPU (Central Processing Unit) などの演算チップの間の広帯域幅のデータ転送である。

今日、このトラフィックは銅線上で電氣的に伝送されている。しかし、電氣的アーキテクチャはそのロードマップの終焉に急速に近づきつつあり、光シグナリングはその先に進むためのより洗練された手段である。将来のチップ間通信には、フォトニクスが必要である。

「当社の TeraPHY ファミリーのインパッケージ光チップレットは、演算チップとともに1つのパッケージに集積して、光によるデータトラフィックを電子によるデータトラフィックに変換することができる。後者では、電子が『SoC (System on Chip) と会話』することが可能だ。その後、光はそのパッケージを離れて、別のチップ上の別の TeraPHY に移動する」とソーン氏は述べた。「つまり TeraPHY は、パッケージ間では光子で会話しながら、SoC とは電子という SoC が理解する言語で会話することができる」(ソーン氏)。

これによって遅延、帯域幅、電力効率率は、今日の最先端技術で達成可能な



4テラビット/秒の双方向帯域幅を備える TeraPHY 光 I/O チップレット (画像提供: アヤール・ラボ社)

レベルよりも大幅に改善される。

「このチップレットの光側には電源が必要で、これには当社のリモート多重波長光源『SuperNova』を使用している。チップレット内の各転送コンポーネント、つまり、『マクロ』に対して、データ転送のための光源が必要であるため、個々のマクロが、SuperNova から供給される光源を持つ」とソーン氏は付け加えた。

SuperNova は、分布帰還型 (distributed feedback: DFB) レーザアレイと

して構成されている。第1世代は、「チップレット上の8つのポートと1:1に対応付けられた8つのポート」を備えていたと、ソーン氏は説明した。「SuperNovaからの8つのポート/ファイバは、それぞれ8つの波長を伝送していた。各波長は、データのポートスライスとして機能していた。8ポート×8波長で、データパスは64本ということになる」(ソーン氏)。

現在設計中で2025年にサンプル提供される予定の第2世代の SuperNova

では、8ポート構成を継承するが、波長数が2倍になって16波長光源になる予定である。これによってデータパス数は2倍になり、個々のデータパスは大きくなる。

フォトリソ集積チップレット側については、第2世代のSuperNova(2025年リリース予定)でもコア技術は変わらない。しかし、1つの大きな変更点は、電気的インタフェースであるUCIe(Universal Chiplet Interconnect Express)標準パッケージに移行することである。

「採用の観点から、業界標準に準拠することが当社にとって重要だ。UCIe規格は、2025年にリリース予定のこのチップレットの市場採用を大いに後押しするだろう」と、ソーン氏は述べた。

UCIe規格は、演算チップメーカーに採用されているため、いわば電気的なランディングゾーン(着陸帯)をアヤール・ラボ社に与えることになる。「当社のチップレットと各社の演算チップは、同じ仕様に基づいて製造されているため、相互に作用(互いと会話)できるため、市場におけるさらに幅広い応用が可能になり、同じSKU(在庫管理単位)のチップレットが、さまざまな種類の演算/データトラフィックアーキテクチャに採用されるようになる可能性がある」と、ソーン氏は説明した。

このチップのフォトリソ側については、レーザー能力の向上によってチップレットの能力も向上する。「現行チップレットは4テラビット/秒だが、2025年リリース予定のUCIe構造を採用するものは、8テラビット/秒になる」と、ソーン氏は述べた。

アヤール・ラボ社のチップレットは、米グローバルファウンドリーズ社(GlobalFoundries)によって、同社の「Fotonix」プロセス(300mmのシリコ

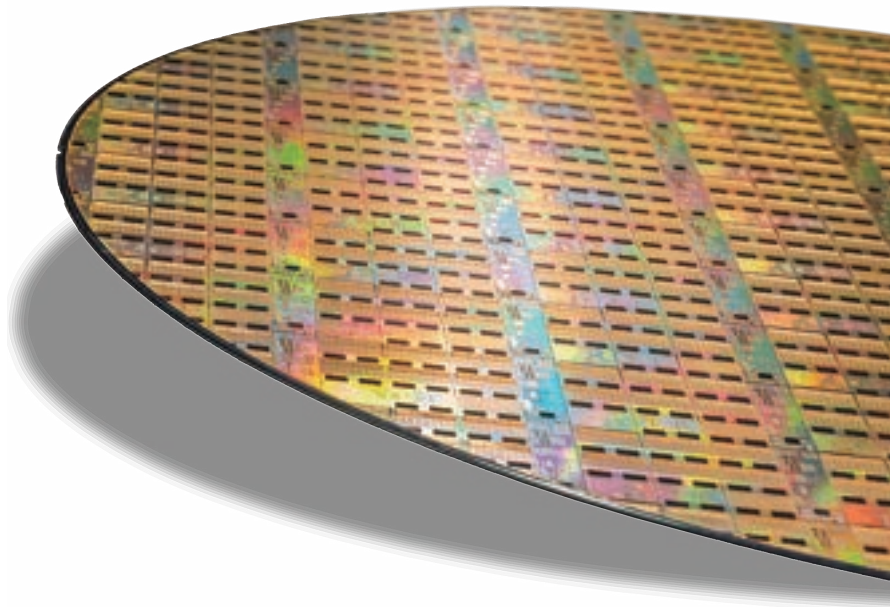


図1 グローバルファウンドリーズ社のモノリシックRF CMOSプラットフォームFotonixで製造されたTeraPHY光I/Oウエハ(画像提供:アヤール・ラボ社)

ンウエハ、図1)上に作製されている。一方、SuperNovaは複数のサプライヤーから提供されている。

フォトリソをシリコン上に集積する

フォトリソをマルチチップパッケージに集積する際には(図2)、いくつかの課題を解消しなければならない。

「当社は、フォトリソを電気的パッケージに集積している」とソーン氏は述べた。「製造プロセスには、いくつかの違いがある。1つは、パッケージ内の電気回路を試験して、それが『合格』で、期待どおりに動作することを確認する必要があるが、それに加えて、そのパッケージのフォトリソも、試験しなければならないことだ。これによって、新しい作業が、パッケージ試験工程に追加されることになる。当社と当社のパートナーは、量産対応のパッケージと試験を確保するために、かなりの時間と労力を注いでいる」(ソ

ン氏)。

フォトリソ用のファイバをパッケージから供給する(ファイバの接続だけでなく、システム内におけるファイバ束のルーティングを含む)場合は、大容量に対応するようにそれを行う必要がある。

もう1つの課題は熱である。アヤール・ラボ社がSuperNova光源を開発した理由の1つは、「温度変化におけるレーザーの挙動がシリコンとは異なる」ためだと、ソーン氏は言う。「当社のチップレットはCMOSプロセスで製造されているため、同じ温度範囲においてCPUやGPUに使われるシリコンと同じように動作する。しかし、レーザーは、温度がやや高くなったり、シリコンが達する温度で動作させたりすると、異なる挙動を示し始める。それによってレーザーの寿命に影響が生じ、波長の生成、追跡、移動にも影響が生じる」(ソーン氏)。

そのため、それらの光源は別個(リ

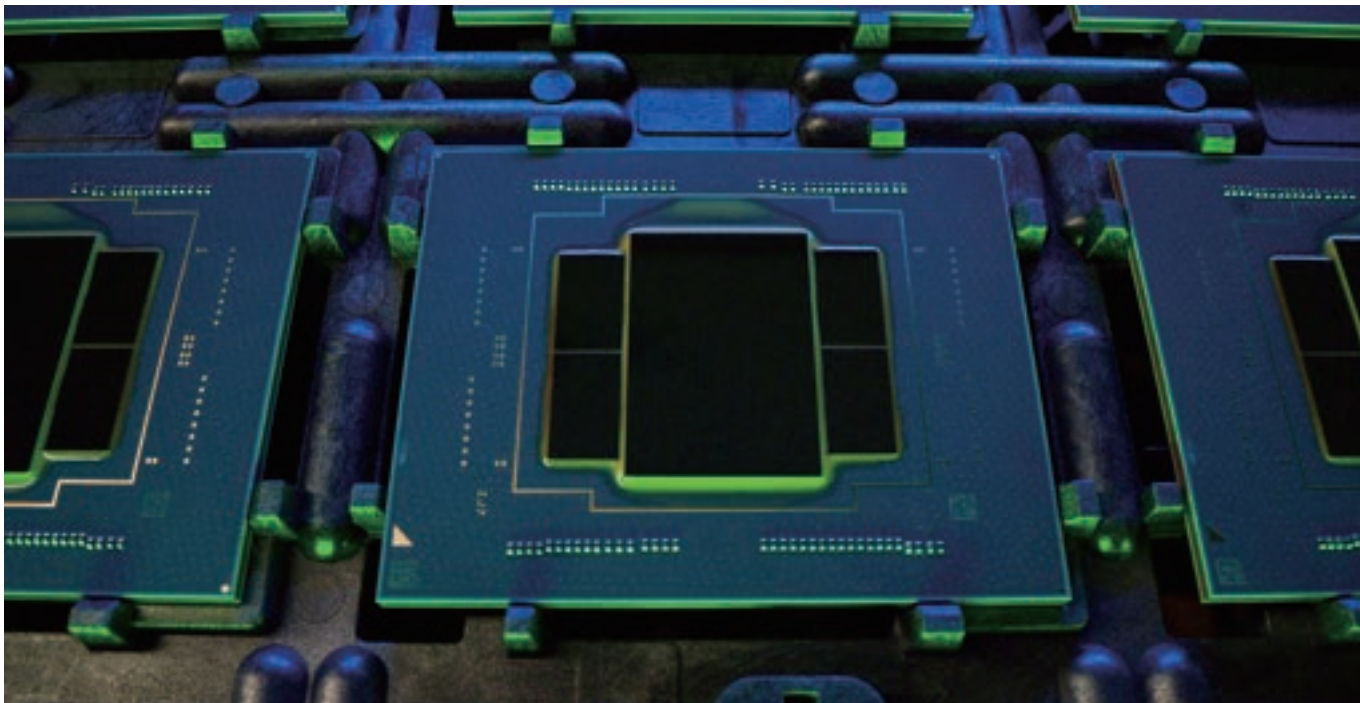


図2 4つのTeraPHY光I/Oチップレットを顧客のASICとともに集積したマルチチップパッケージ(画像提供:アヤール・ラボ社)

モート)に構築されており、サーバーラックの異なる箇所や、サーバーラックから離れた場所にも配置できるように設計されている。これにより、チップレットはシリコンのすぐ横に配置しつつ、レーザの寿命にとってより良い環境を実現することができる。

今後のスケジュール

このチップレットの製造、パッケージ、試験プロセスの確立と評価を支援するために、アヤール・ラボ社は既に、数千個のエンジニアリングサンプルを出荷済みである。

「データセンター内の問題を解決するために当社顧客が必要とするものと、それをサポートするためのエコシステムの進捗状況から考えて、2026年から2028年の間に、光I/Oを備えた商用製品が登場することになるだろう。それを機に、これを最初に必要として、最大のメリットを享受する分野に、これが採用されるようになる。つ

まり、AIインフラだ。将来的には、より大きなパイプとより少ないエネルギーでより高速にデータを移動させることでメリットが得られるあらゆる分野に、光I/Oが導入されることになるだろう」と、ソーン氏は述べた。

AIインフラ以外でも同社は、米ロッキード・マーティン社(Lockheed Martin)と提携して、航空機のレーダーシステムに光チップレットを活用する方法を探究している。「レーダーシステムには、銅線に接続された演算チップが搭載されているため、レーダーシステムと通信するための銅線が既に存在する。この銅線をファイバに置き換えて、電気的インターコネクトを光インターコネクトに置き換えれば、より高速なデータレートが得られて、レーダーシステムの使用方法についてこれまでとは違った考え方ができるようになるだけでなく、機体を軽量化するための手段が得られる。飛行機や船舶の重量を減らすことができれば、その分

を他のペイロードに振り向けることができる」と、ソーン氏は説明した。

アヤール・ラボ社がスウェーデンのエリクソン社(Ericsson)とともに取り組んでいるもう1つの魅力的な応用分野が、セルタワーである。光チップレットソリューションをセルタワーの頂上に配置することによって、演算装置に近い構造を実現し、中央の演算装置に演算処理を転送する必要をなくするというものだ。

2026年から2028年の間にAIインフラやデータセンターの分野で採用された後、他の多くの市場がそれに続くことになるだろう。

「このようなソリューションに取り組めるのは本当に素晴らしいことだ。この業界において、データセンターや演算エンジンの内部の仕組みに抜本的な変革をもたらすものに携わる機会はまだない。これはそうした瞬間の1つであり、これに携われることに胸躍らせている」と、ソーン氏は述べた。