

# HPLD 製造の課題を解決する、革新的なダイボンダ

リミン・チョウ、ジェイソン・リウ、ユリウス・オルテガ、ジャック・イノセンシオ

チップオンサブマウント(CoS)とパーオンサブマウント(BoS)の両方を、装置を切り替えることなく処理できる柔軟性を備えた、高出力レーザダイオードのパッケージング用ダイボンダを紹介する。

高出力レーザダイオード(High Power Laser Diode: HPLD)は、材料加工に最適手段として台頭しているファイバレーザの励起源としての需要が高まっていることに主に支えられて、最も成長著しいレーザの一種である。HPLDは、光線力学療法、美容施術、組織手術などの医療分野や、クラディング(肉盛り)、3Dプリント、切断、溶接といったダイレクトダイオード材料加工において、直接的にも広く用いられている。

HPLDのもう1つの応用分野は防衛業界で、同業界では、指向性エネルギー兵器によってその成長が促進されている。HPLDは、400～2000nmという他の種類のレーザでは得られない波長範囲と、1～300W以上の光出力範囲を備え、最もコンパクトなフットプリントで最も高い電気-光(E-O)変換効率(最大65%)を達成する<sup>(1)</sup>。シングルエミッタで、0.5×5mmのフットプリントで最大20Wの出力パワーを、確実に供給することができる<sup>(2)</sup>。

このように独特の性質を併せ持つことから、HPLDは、その成長を支える幅広い用途に適している。アナリストであるニルシ・ワイジェヤシング博士(Nilushi Wijeyasinghe)のレポート「Laser Diodes & Direct Diode Lasers 2019-2029: Technologies, Markets & Forecasts」(レーザダイオード&ダイ

レクトダイオードレーザ2019～2029: 技術、市場、予測)によると、レーザダイオードとダイレクトダイオードレーザの世界市場規模は、2029年までに139億8500万ドルに達するという。レーザダイオードは119億5200万ドル、ダイレクトダイオードレーザは20億3300万ドルをそれぞれ占める。

## 重要なダイボンディング工程の課題

ダイボンディングは、HPLD製造における最も重要なパッケージング工程である。この工程では、金錫(AuSn)共晶接合プロセスによって、チップまたはバーの形をしたHPLDダイをヒートシンク基板に接合する。ダイとヒートシンクの間は通常、共晶接合技術を用いて、AuSnはんだによって接合される。HPLDダイは、シングルエミッタのチップである場合もあれば、マルチエミッタで構成されるバーレーザのダイである場合もある。どちらの場合も、ダイボンディングは、HPLD製品の光効率とフィールド信頼性の面で、非常に重要な工程である。重要なこの工程の課題としては、精度、共晶品質、ボイド率、共面性、多品種大量生産などが挙げられる。

HPLDは、チップまたはバーの発光前面とヒートシンク基板端の間に高精度な位置要件がある。通常、チップ接

合後は、前面から基板端までに凹部(リセス)がなく、前面の凸部(オーバーハング)は5～10μm未満でなければならない。この状態を達成するには、ダイボンディング装置の接合後精度は、一般的に±2.5μm未満である必要がある。レーザダイと基板端の許容誤差は、どちらも1μm未満と考えられる。つまり、装置の配置精度は±1.5μm未満でなければならない。

HPLDチップの出力が増加するにつれて、シングルエミッタチップは長くなり、長さとの比が10を超えるチップも存在する。HPLDレーザバーは特に難しい。接合面の面積が大きいことから、ボイド率やバー傾斜角などの接合後特性に不具合があると、それが増幅されてしまうためである。

## 配置精度1.5μmの高速ダイボンダ

HPLD製造における、このようなダイボンディング工程の課題に対応するには、超高精度かつ高速で柔軟性の高い、完全自動のダイボンディング装置が必要である。装置要件としては、精度が±1.5μm未満であることや、接合力、共晶段階、接合先端のスクラビング(制御された力によるX、Y、Zに沿った小さな動き)がプログラム可能であることなどがある。1.5μmの配置精度を備える完全自動ダイボンダである「MRSI-H-LD」は、そうした要件を理解した上で開発されている。

HPLDのダイボンディングをターゲットとするMRSI-H-LDダイボンダは、3シ

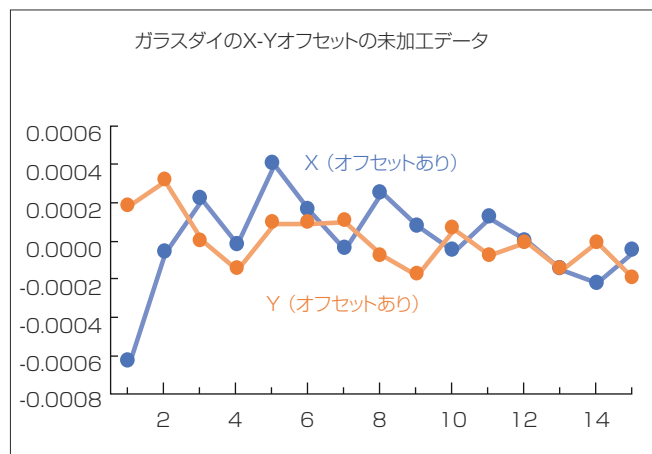
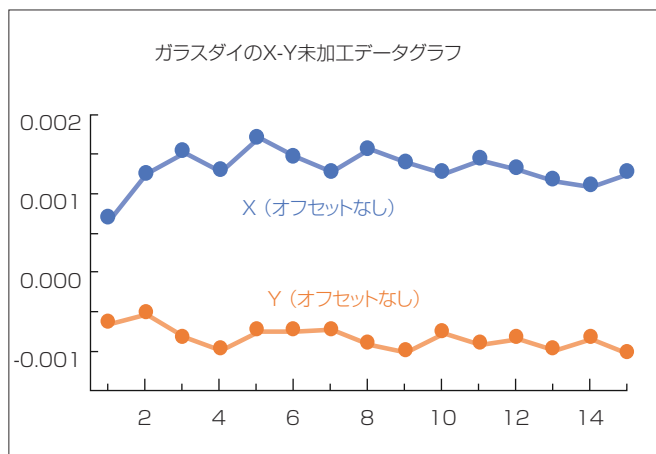


図1 実験においてMRSI-H-LDダイボンドは、X/Y方向の配置再現性が、@3σでそれぞれ1μm及び0.5μm未満という結果を達成した。

グマ(@3σ)で±1.5μmの配置精度を達成し、並列処理によって装置のサイクルタイムが短縮されている。用途に大きく依存するが、1時間あたりのCoSユニット数は、標準値で150を超える。

リアルタイムでクローズドループの力フィードバック及び調整機能を備えた、プログラム可能なボンディングヘッドにより、III-V族半導体部品に対する繊細な取り扱いが可能である。例えば、部品の種類に応じて力の値をプログラミングすることにより、HPLDメーカーは、各種の大型高出力レーザダイのピックアンドプレースを、プログラム及び制御された固有の力で、確実に実行することができる。

### ボイドレスの共晶プロセス

配置精度に加え、リフロー工程の温度プロファイルは、HPLDのダイボンディング工程において非常に重要である。共晶プロセスでは、熱が効率的かつ均等に放散されるように、ダイとヒートシンク基板の間に、ボイド(空隙)を最小限に抑えた、薄く均一な共晶接合部を生成するために、特別な注意が必要である。これを達成するには、ダイボンディング装置によって、接合領域全体の共晶リフロー温度制御を正確

かつ均一に行う必要がある。

HPLDのダイボンディング工程には、温度が急速に上昇及び低下する、プログラム可能で均一な共晶加熱段階が必要である。また、ドウェル期間の温度は非常に安定していなければならない。加熱段階では、接合面の酸化を防止し、良好なウェットングと、冷却時のボイドが最小限に抑えられた接合部を達成するための、フォーミングガスカバーも必要である。

例えば、MRSI-H-LDは、パルスによって高速に加熱する独自の共晶接合段階を備え、フォーミングガスとして、接合面の酸化防止に有効な90~95%の窒素-水素混合ガスを供給する。共晶接合工程の温度を最小限に抑えるために(一般的には約315℃)、共晶混合物が使用される。加熱段階は最大400℃までプログラム可能で、加工プレートの温度は均一に保たれる。加熱段階は、安定性を長期的に維持するように設計されている。

独自のプログラマブルなスクラビングは、共面性の問題に対応しており、基板に対して配置する際に、垂直と水平の両方向の力と動きを適用することによって、はんだ接合部のボイドを最小限に抑える。カスタマイズされた

XYZ-thetaのライブラリにより、チップやサブマウントの条件が異なっても共面性が達成され、ほぼボイドフリーのプロセス制御が行われる。

### 共面性制御

HPLDチップまたはバーとヒートシンク基板の間の共面性は、ボイド率と誘導応力に影響を与える可能性があるため、非常に重要である。共面性の欠如は、HPLD製品の性能と信頼性に影響を及ぼす可能性がある。

共面性を適切に制御しなければ、接合後の残余応力がバーに蓄積されて、「バースマイル」と一般的に呼ばれるバーの湾曲が生じる可能性がある<sup>(3)</sup>。また、長いチップは、不均等な熱放散によって、シングルエミッタの長さに沿った熱応力が生成される可能性がある。従って、シングルエミッタチップやレーザーバーチップのサイズに応じて、接合力を変更し、リフロー中の力を正確に制御する必要がある。

特別に設計されたセルフレベルングツールにより、接合力の均一性を高め、空気を強制的に追い出してボイドを低減することができる。ダイ表面全体にわたって均等な接合力を適用することにより、高いダイせん断強度を備え、

共面性が改善された、ほぼボイドフリーの共晶接合が達成される。

### オンザフライのツール変更

HPLD 業界は現在、標準規格が存在しないために、メーカー各社がその成長とフォームファクタの複雑さを管理しなければならない移行期にある。産業用 HPLD (異なる供給メーカーによって設計された CoS と BoS) には、さまざまな種類が存在する。多種多様な用途に合わせて、無数のフォームファクタの HPLD パッケージが設計されているため、多品種生産が HPLD 製造の課題の 1 つとなっている。

MRSI-H-LD ダイボンダは、ツールの切り替えやダウンタイムを生じることなく、異なる形状やサイズの部品を処理するためのオンザフライのツール変更が可能である。同システムは、業界をリードするスループットと柔軟性を備え、シングルエミッタ CoS、レーザーダイオード (LD) BoS、レーザーダイオードチップオン C マウント (C マウント型チップ)、その他の HPLD パッケージに、1 台で対応する。

MRSI-H-LD ダイボンダの性能を評価し、装置精度を検証するために、ガラスダイを使用した実験を行った。この

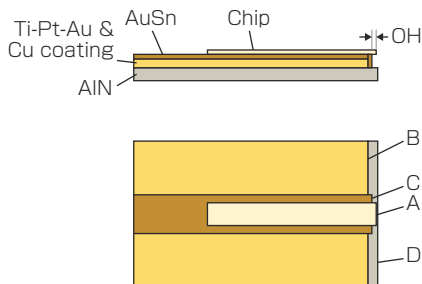


図2 標準的なP側が上のCoSダイボンディングにおいて重要なCoS寸法であるOHは、HPLDダイボンディングの場合は、C (AuSn表面ライン) に対するA (エミッタ表面ライン) のはみ出し部分に相当する、レーザーチップのオーバーハングである。



面積データ: %      ボイドデータ: %  
ウインドウ: 0.17      最大: 0.05      \*\*\*\* 合格 \*\*\*\*

Parameter	MIL-STD 883K Method 2030.2	Typical HPLD specification	Measured	Result
Total voids	<50%	<1%	0.17%	Passed
Single void	<15%	<0.5%	0.05%	Passed

図3 CoSのボイド実験において、接合後のボイド率は、MIL-STD 883KのMethod 2030.2の仕様を上回り、それよりも厳しいHPLDのボイド率の仕様も満たした。

実験では、CoSとBoSのダイボンディング工程の位置精度の測定、HPLDバーの平坦特性の測定、超音波顕微鏡法 (Scanning Acoustic Microscopy : SAM) によるボイド率の測定を行った。

15データポイントというサンプルサイズに基づくこのガラスダイ実験により、X/Y方向の配置再現性が、 $\pm 3\sigma$ でそれぞれ $1\mu\text{m}$ 及び $0.5\mu\text{m}$ 未満という結果が得られた (図1)。また、MRSI-H-LD ダイボンダには、P側を上にした場合でも下にした場合でもプロセスを実行できるフリップチップ機能が搭載されている。

### CoS

標準的なP側が上のCoSダイボンディング方法のプロセス要件として重要なCoS寸法であるOHは、HPLDダイボンディングの場合は、C (AuSn表面ライン) に対するA (エミッタ表面ライン) のはみ出し部分に相当する、レーザーチップのオーバーハングである (図2)。10個のCoSを作製した実験結果において、接合後精度は $\pm 3\mu\text{m}$   $\pm 3\sigma$ 未満で、 $4\mu\text{m}$ 未満の凹凸はなかった。

幾何学的な配置解析に加えて、AuSnをAINサブマウントに接合した $4\text{mm} \times 500\mu\text{m} \times 120\mu\text{m}$ のレーザーチップサンプルに対する、SAMによる

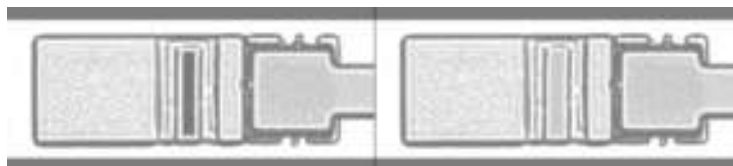
はんだ接合部のボイド率の算出も行った。接合後のボイド率は、MIL-STD 883KのMethod 2030.2の仕様を上回り、それよりもさらに厳しいHPLDのボイド率の仕様も満たした (図3)。

配置の再現性、精度、ボイド率は、HPLDダイボンディングの重要な性能指標だが、この処理を高速に行う必要がある。共晶ダイボンディング工程には標準的な温度プロファイルを適用した。合計サイクルタイムは約23秒、つまり、1時間あたりのユニット数は150 (150UPH) 以上だった。

### Cマウント型チップ

次は、シングルエミッタのLDチップを、銅タングステン (CuW) 製のCマウントパッケージに接合する実験の結果である。 $2\text{mm} \times 500\mu\text{m} \times 0.12\mu\text{m}$  (以下、寸法はすべてL x W x H) のLDシングルエミッタチップを、 $6.35\text{mm} \times 2.18\text{mm} \times 6.86\text{mm}$ の (AuSnはんだを蒸着済みの) Cマウントパッケージに実装した。9個のサンプルでCマウント上にチップを配置する実験を行った結果、オーバーハングは $4.3\mu\text{m}$   $\pm 3\sigma$ 未満となり、主要な接合後の配置パラメータが目標仕様の範囲内に収まっていることが確認された。

配置精度に加えて、SAMによるはん



面積データ: %    ボイドデータ: %  
 ウィンドウ: 0.65    最大: 0.09

\*\*\*\* 合格 \*\*\*\*

Parameter	MIL-STD 883K Method 2030.2	Typical HPLD specification	Method	Result
Total voids	<50%	<1%	0.17%	Passed more stringent HPLD spec
Single voids	<15%	<0.5%	0.05%	Passed more stringent HPLD spec

だ接合部のボイド率の測定も行った。図4は、C-SAM測定ツール「Sonoscan D-9000」によって取得した加工済み／未加工の画像と、ボイド率結果を示す表である。この実験においても、接合後のボイド率は、MIL-STD 883KのMethod 2030.2と、それよりも厳しいHPLDの仕様を上回った。

## レーザ BoS

次は、AuSnはんだを蒸着済みのCuWサブマウント上にHPLDバーを実装する、HPLDバーパッケージングの結果である。この実験では、10mm×2mm×130μmのHPLDバーと10.6mm×4.0mm×0.25mmのCuWサブマウントを使用した。

MRSI-H-LDは、接合面全体に均等な圧力を適用してスマイル効果を抑えることにより、サブマウントに対するレーザダイの共面性を維持するセルフレベルング機能を、先端部に備えている。実装されたレーザバーの平坦特性(図5)には、レーザを放射する前面端の平坦性の範囲は130μm±1μm、機械的スマイルの範囲は2μm未満と、AuSn共晶接合として許容される性質が示されている。

低スマイルのバーはビーム品質が高いため、低スマイルであることは、あらゆる高出力用途に対して重要な仕様であ

る。LDバーの長さに沿った線形オフセット(ヨー)によって、LDバーの集光ビームサイズが変わるため、このオフセットは重要なパラメータである<sup>(4)</sup>。一般的に、レーザバーの一端から他端までの線形オフセットは5μm未満でなければならない。この実験では、線形オフセットは3.8μm@3σという、十分に仕様の範囲内に収まる測定結果が得られた。

## まとめと結論

上記の実験結果は、MRSI H-LDダイボンダが、HPLDのダイボンディング工程のあらゆる課題に対応する、フレキシブル生産システム(Flexible Manufacturing System:FMS)として完璧なソリューションであることを示している。装置のガラスダイ精度は、

### 参考文献

- (1) V. Rossin et al., "Chapter 5: Laser Diode Basics and Single-emitter performance," High-Power Laser Handbook, Injeyan, Goodno-McGraw Hill (2011).
- (2) H-G. Treusch and R. Pandey, "Chapter 6: High-Power Diode Laser Arrays," High-Power Laser Handbook, Injeyan, Goodno-McGraw Hill (2011).
- (3) X. Liu et al., "Chapter 4: Thermal Stress in High Power Semiconductor Lasers," Packaging of High Power Semiconductor Lasers, Springer Science (2015).
- (4) P. Loosen and A. Knitsch, "Chapter 4: Incoherent Beam Superposition and Stacking," High Power Diode Lasers: Technology and Applications, Springer Science Series (2007).

### 著者紹介

リミン・ Zhou博士 (Limin Zhou)は、米MRSIシステムズ社(MRSI Systems)の戦略マーケティング担当シニアディレクター、ジェイソン・リウ (Jason Liu)は同社顧客サポートエンジニア、ユリウス・オルテガ (Julius Ortega)は同社シニアアプリケーションエンジニア、ジャック・イノセンシオ (Jack Inocencio)は同社顧客サービスマネージャー。e-mail: limin.zhou@mrsisystems.com URL: www.mrsisystems.com

図4 Cマウントのボイド実験において、接合後のボイド率は、MIL-STD 883KのMethod 2030.2の仕様を上回り、それよりも厳しいHPLDのボイド率の仕様も満たした。

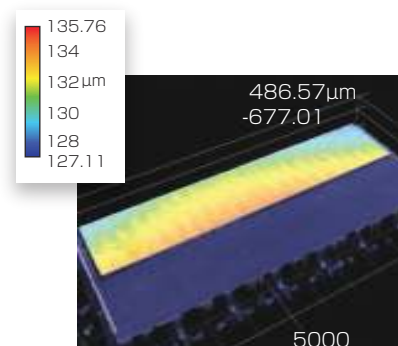


図5 3D形状測定機「VR5000」(キーエンス提供)によって測定されたHPLDバーの平坦特性には、レーザを放射する前面端の平坦性の範囲は130μm±1μm、機械的スマイルの範囲は2μm未満と、AuSn共晶接合として許容される性質が示されている。

1μm@3σ未満で、1.5μm@3σという仕様値を上回っている。CoSとCマウント型チップのオーバーハングは、それぞれ4μmと4.3μm未満である。

また、BoSの線形オフセットは3.8μmで、5μm未満という仕様を満たしている。ボイド率は、3種類すべてのパッケージで共晶プロセスの仕様を満たし、CoS、Cマウント型チップ、BoSの全パッケージが、1台の装置で作製可能である。標準的なCoSの場合でサイクルタイムは150UPH以上で、HPLDパッケージの多品種大量生産に対する完璧なFMSダイボンディングソリューションを実現する、独特の機能を併せ持つ製品となっている。