多層SMDフェライト：ピーク電流負荷許容量アップ

Markus Holzbrecher
Würth Electronik eiSos

1. 背景

【1.1. チップフェライトビーズ】

チップフェライトビーズは、印刷基板組み立て内で、信号の希望しない歪みによる高い周波数成分のフィルタとして使われる誘導性表面実装デバイス（SMD：Surface Mount Device）であり、多層スクリーン印刷工程を使用して製造される。このような部品は、可能な限り高い損失を実現するために、厚さわずか数 μm という非常に微細な銀のコイルをニッケル亜鉛（Ni-Zn）系フェライト本体内に組み込んだ構成である。この構成だと、最大定格負荷を超えるスパイク電流に対して従来の SMD フェライト・ビーズは弱くなるので、場合によっては部品の変性を招き、悪くすると即、部品が破壊されてしまう。

【1.2. 用途】

代表的なチップフェライトビーズの使用回路例を**図 1-1** に示す。多層フェライトは、回路入力の近くでコモンモードフィルタとして使われる。コンデンサの低い充電抵抗により、非常に高いパルス電流がスイッチオンの瞬間、短時間流れる。このパルス電流は、部品の最大定格レベルに何回も到達する一時的な負荷電流として、SMD フェライトに流れる。

この例では多層電源抑圧ビーズ（MPSB: Multilayer Power Suppression Bead）として指定された多層フェライトは、最大許容電流負荷 2.1A で、定格インピーダンス 600Ω である。**図 1-2** に示すように、回路に流れる電流サージのピークはおよそ 19A に達し、回路の定格電流に低下するまでのパルス長は 0.8 ms になる。