

プレーナアーキテクチャによって最適化されたSi単一光子計数検出器

アンジェロ・グリナッティ、ニック・バートン

シリコンシングルフォトンカウンティング(単一光子計数)検出器の新しいプレーナ構造は、ピコ秒のタイミング分解能、低い暗計数率、低い電力消費量を維持しながら、検出器の効率を2倍に高める。

Laser Focus World誌の2005年4月号に、伊オプトエレクトロニック・コンポーネンツ社(OEC: OptoElectronic Components)とそのグループは、伊マイクロフォトンデバイス社(MPD)からのカスタムプレーナプロセスに基づくCMOS対応の単一光子計数検出器の開発を報告した。このタイプの検出器はピコ秒のタイミング分解能と低消費電力を提供し、それゆえ非常に頑強となり、高速のタイミング分解能を必要とする用途に適している。しかし、高抵抗率の「厚い」シリコンと専用プロセスを使った光子計数検出器と比較して、プレーナ光子計数検出器は特に近赤外領域において検出効率が低い。

「厚い」リーチスルー構造は非常に高い検出効率(一般に650nmで75%)を提供するが、高いバイアス電圧(400~600V)を必要とし、たった300~800ps台のタイミング解像度しか達成できない。それに代わって、われわれの2005年プレーナ構造は30ps以下のタイミング分解能を提供し、非常に低いバイアスで動作する(それゆえ、非常に頑強になる)。しかし、検出効率は650nm領域で2.5分の1であった。25年前からこれらのデバイスの研究を続けている単一光子アバランシェダイオード(SPAD)と光子計数エレクトロニクス分野の先駆者である伊ミラノ工科大学(Politecnico di Milano)のセルジオ・コバ氏

(Sergio Cova)の努力によって、今や同氏のチームはピコ秒のタイミング分解能、低い暗計数率、低い消費電力を維持しながら、検出器効率の倍加に導く新しいプレーナ構造を設計した^{(1)~(3)}。

検出機構

標準的な単一光子検出器を仮定した場合、光子検出効率(PDE)はデバイスのアクティブ領域に入射した光子が効率良く検出される確率として定義される。アクティブ領域に光子が吸収され、その結果として生成された電子または正孔が高電場領域に到達してアバランシェを引き起こすことが必須である。

したがって、PDEは光子吸収とアバランシェ開始の両効率の組み合わせになる。検出プロセスのより深い理解を得るために、プレーナ検出構造が単純な次元表現で可視化し、4つの異なる領域、つまり基板、多重空間電荷領域、空間電荷層を挟む二つの中性領域に区分した(図1)。

デバイスへの入射に成功した光子は4層のうちの1層にその吸収係数に依存する確率で吸収される。光子が空間電荷領域に吸収されたとすると、光生成された1対のキャリアは瞬時に分離され、電場によって加速される。しかし、衝突イオン化過程はランダムであるため、これが自立したアバランシェを引き起こす保証はない。

光子が下部中性領域(p 型)に吸収されると、光生成された正孔は他の多数キャリアによって熱化される一方、電子は強電場が存在しないためその領域内をランダムに拡散する。そのランダムウォーク中に、電子は正孔と再結合するか、基板に到達する。いずれの場合にも電子はこの領域から失われるため、アバランシェを誘起することはない。

反対に、電子が多重空間電荷領域に達した場合には、それはより強い電場ゾーンに向けて加速され、アバランシェを引き起こすことが可能になる。したがって、下部中性領域に吸収された光子が検出される確率は、電子が空間電荷領域に達する確率、いわゆる電子収集効率とトリガリング効率の積になる。

同様な状況は、光子が上部中性領域(n 型)に吸収された場合にも起きる。唯一つ違うことは、この場合の少数キャリアは電子ではなく正孔であり、それは中性領域体積内または二酸化ケイ素との界面で電子と再結合すると消失するという点だ。

最後に、光子が基板(n 型)に吸収された場合、少数正孔は活性領域内でアバランシェを開始する方法を全く持たないため、光子が検出されることはない。

新しいプレーナプロセス

ミラノ工科大学のチームは、100psより良いタイミング分解能を損ねることなく、550nm以上の波長で高いPDE、すなわち650nmで60%と800nmで40%を持つデバイスの開発に成功した(図2)。

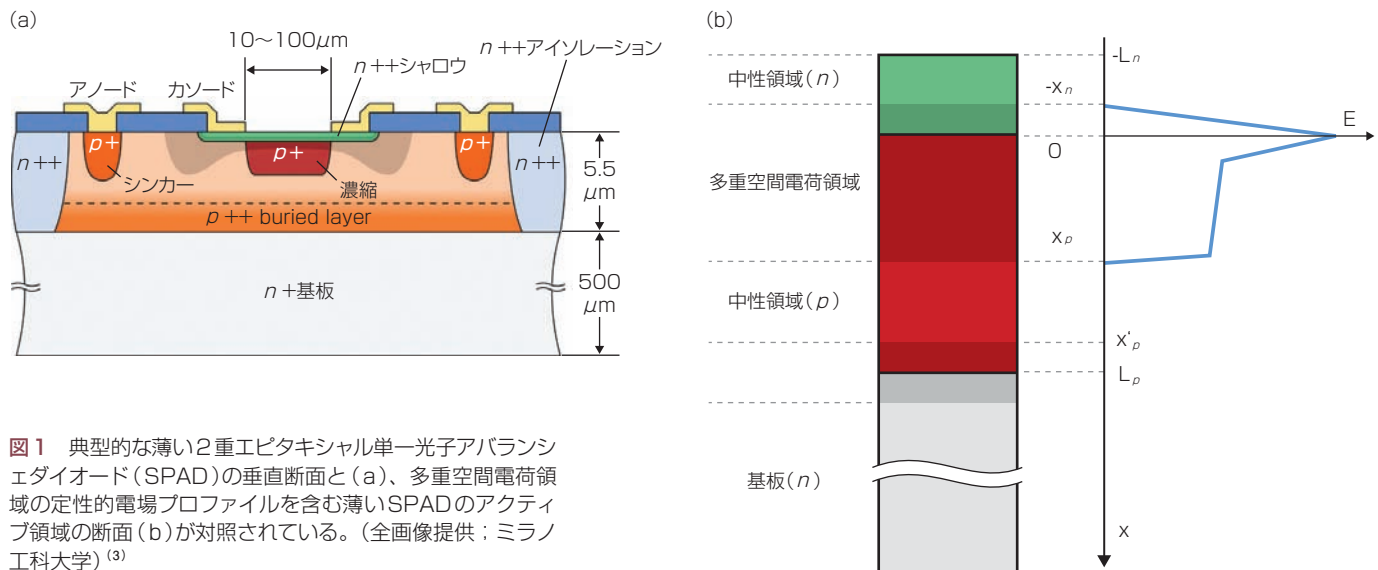


図1 典型的な薄い2重エピタキシャル単一光子アバランシェダイオード (SPAD) の垂直断面と (a)、多重空間電荷領域の定性的電場プロファイルを含む薄いSPADのアクティブ領域の断面 (b) が対照されている。(全画像提供；ミラノ工科大学)⁽³⁾

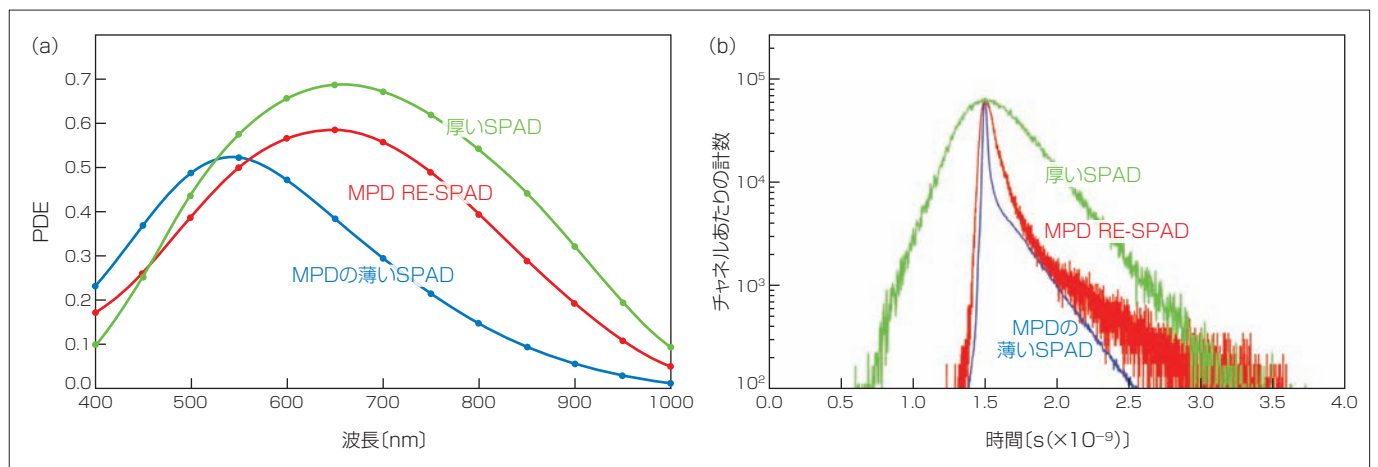


図2 プレーナSPAD (赤色線) の波長依存光子検出効率 (PDE) (a) が「厚い」リーチスルー構造 (緑色線) と 30ps のタイミング解像度を持つ「薄い」初期プレーナ構造 (青色線) の PDE と比較されている。タイミング解像度 (b) も 3 つの異なる構造に対して比較されている⁽³⁾。

このプロジェクトの出発点は、サブ 100ps のタイミング分解能を維持しながら、同時に、550nm より長い波長で高い PDE を持つデバイス構造を開発することであった。この問題を解決する簡単なアプローチは、デバイス活性層の全厚みを増大させることである。特に、空間電荷領域または下部中性領域の厚みは増大させることが可能である。後者は、確かに、デバイス内の電場プロファイルに影響を与えることがなく、より厚いエピタキシャル層からプロセスを開始するだけで良いため、

技術的観点から実行が容易なソリューションである。しかし、このアプローチにはいくつかの欠点も存在する。中性領域の厚みを増大させると拡散テールの寿命が長くなり、その結果としてタイミング分解能が悪化する。

より効率の良いアプローチは空間電荷領域の改質が必要になる。しかし、この領域を拡張することは中性層厚みを増大させるよりも複雑だ。事実上、空乏領域の厚みは、デバイスがその上に組み立てられるエピタキシャルウエハの低ドーピング領域の拡張によって

増大させることはできない。こうした場合は、2005年デバイスのそれとはまったく異なる電場プロファイルを持つデバイスになる。これは逆に、暗計数率、時間分解能、アバランシェトリガリング確率など、電場プロファイルの影響を強く受けるデバイス特性のすべてに悪影響を及ぼすであろう。

空間電荷領域の厚みを増大させると同時に、2005年デバイスとほぼ同じ増強電場が得られるようにドーピングプロファイルを変更し、出発材料を改質して初めて、長い波長での検出効率を顕

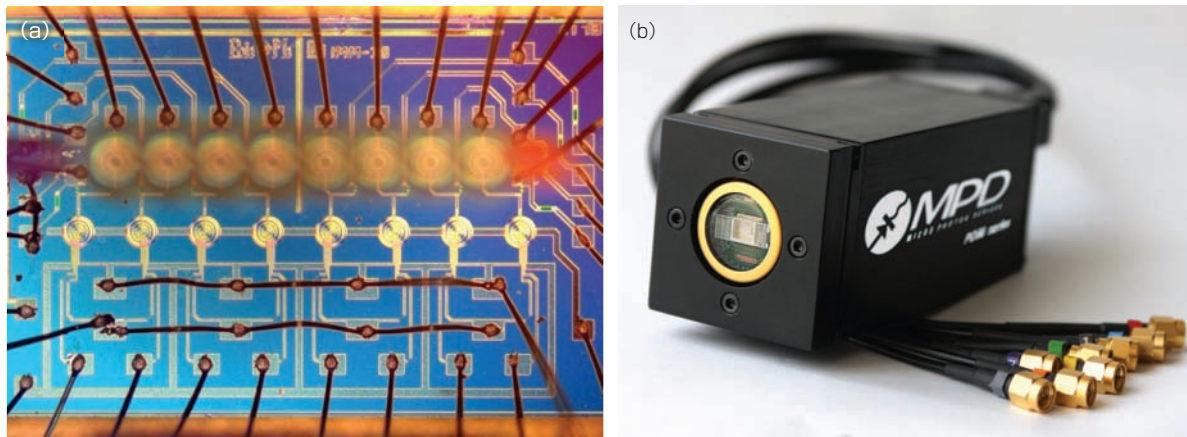


図3 レンズを導入した完全モノリシック1×8のSPADアレイ(a)は8つの独立チャンネルを備えた完全モジュール(b)へとパッケージされた。

著に改善することができる。暗計数率、アバランシェ確率、時間分解能は主に増強領域の電場に依存するため、このアプローチならばそれらを一定に保てる。

ミラノチームと緊密に研究を進めてきたMPDのCTOであるアンドレア・ジューディーチェ (Andrea Giudice)氏は、「これらの新しいデバイスはリーチスルー構造の検出効率にはまだ達してはいないが、両者は非常に近い。そして、タイミング分解能と低バイアスゆえのロバスト性はむしろかなり優れている。われわれは、これらのデバイスが市場にうまく迎え入れられるであろうと確信している」と語った。これらの新しいデバイスはMPDの光子計数モジュールの製品ラインに組み入れられるであろう。そして、われわれのチームはPDEをさらに高めるための新しい設計とプロセスを探求し続けるであろうと、彼は付け加えた。

単一画素から光子計数カメラへ

「厚い」リーチスルーとプレーナSPADの違いを理解することは極めて重要である。リーチスルーデバイスは、まさにカスタムなプロセスと高いバイアス電圧が必要になる。(そして画素-画素変動と低収率ゆえに、同一バイアスで動作するデバイスアレイを実現する

ことはほぼ不可能である)。プレーナプロセスを使って作られるSPADは、高い収率と高い画素-画素均一性ゆえに、モノリシックアレイの製造にびつたりである。

直径 $50\mu\text{m}$ とピッチ $250\mu\text{m}$ の画素からなる1×8素子SPADアレイに対して、マイクロレンズがフィルファクタを増大させるために導入された(図3)。この1×8アレイは並列蛍光寿命測定に利用でき、ヨーロッパプロジェクトParaFluo(<http://www.parafiu.com/>)で開発された。

この技術の最終目標は、画素あたり単一光子感度とピコ秒タイミング分解能をもつカメラを生産することである。そのようなカメラに関する研究はすでに標準CMOS技術を使って実証されている。MegaFrameプロジェクト(<http://www.megaframe.eu/>)は、標準の $0.18\mu\text{m}$ CMOSプロセスを使って 32×32 の光子計数カメラを作り出した。しかし、このプロセスを使うことで高いフィルファクタとタイミングエレクトロニクスの導入が可能になるものの、低電圧プロセスの結果としてPDEが非常に低く、アクティブ直径が小さい画素になる。

ミラノ工科大学の高性能光子計数検出器の開発を指導しているイワン・レヒ氏 (Ivan Rech)のチームは、大きな

画素サイズ、高い検出効率、そしてピコ秒のタイミング分解能を達成するために、カスタムプレーナプロセスを使ったカメラの開発を計画している。この場合、検出器画素はシリコンビアとウエハボンディングによってタイミングエレクトロニクスに接続されるであろう。

レヒ氏は、「カスタムプロセスを使ったカメラ生産に至るにはまだ長い道のりがある。SPADをエレクトロニクスに接続するには、クロストークやビア導入などの問題を解決しなくてはならない。しかし、これらが解決されさえすれば、この技術は最高性能を発揮するであろうと確信している」と語った。

参考文献

- (1) A. Gulinatti et al., Proc. SPIE 7355, 73550X, (2009); doi:10.1117/12.820661.
- (2) A. Gulinatti et al., J. Modern Opt., 58, 3, 210-224 (December 2010).
- (3) A. Gulinatti et al., Proc. SPIE 8033, 803302 (2011); doi:10.1117/12.883863.

著者紹介

アンジェロ・グリナッティ (Angelo Gulinatti) は伊ミラノ工科大学工学校 (School of Engineering at Politecnico di Milano)の準教授である URL:<http://www.english.polimi.it/>。
ニック・バートン (Nick Bertone) はカナダのオプトエレクトロニック・コンポーネンツ社 (Opto-Electronic Components)の社長である。e-mail:nick.bertone@optoelectroniccomponents.com URL:<http://www.optoelectroniccomponents.com/>。