

グラウンドと電源のバウンス※により、ICピンのすべてからノイズエミッションが生じる

Keith Armstrong

静 的入力か出力、デジタルあるいはアナログに関係なく、また、時には（特に IC 本体の物理的構造が共振する場合に）IC 本体からの直接放射ノイズとして発生するにもかかわらず、グラウンドと電源のバウンスは、集積回路（IC）ピンすべてから放射される CM ノイズ発生源として無視されることが多い。

CMOS IC は、状態が変化するたびに V_{dd} と V_{ss} の電源レールを瞬間的に短絡する「トータムポール」ロジックのスイッチングゲートを使用する。（図1と、以下の Web にある資料を参照（<https://www.emcstandards.co.uk/part-5a-decoupling>））。1個の CMOS ロジックゲートは、実質的に「MBB (make-before-break)」スイッチング素子と考えることができる。

IC の V_{dd} ピンと V_{ss} ピンとプリント回路基板（PCB）上の対応する電源プレーンの接続には、常に何らかの直列抵抗とインダクタンスが存在する。最新の BGA (Ball Grid Array) IC では、通常この直列抵抗とインダクタンスを最小限に抑えるために、多数の V_{dd} ピンと V_{ss} ピンが並列に接続されているが、完全には排除できない。

CMOS トータムポール ロジック ゲートが切り替わり、電源レールが一時的に短絡すると、IC と PCB の配電システムの両方に大きな過渡電流が流れる。これは「電源過渡電流 (power transient current)」または「貫通電流 (shoot-through current)」と呼ばれることがよくある。

非常に短い強烈なこの電流パルスが IC の V_{dd} ピン、 V_{ss} ピンと PCB 上の対応する電源プレーンの間の直列インピーダンスを流れ

ると、過渡電圧が発生する。ロジックの低レベルと PCB 上の V_{ss} （または 0V）プレーンとの間で発生する過渡電圧はグラウンドバウンスと呼ばれ、ロジックの高レベルと PCB 上の V_{dd} （または PWR）プレーンとの間で発生する過渡電圧は電源バウンスと呼ばれる。

したがって、グラウンドと電源のバウンスはロジック出力信号のノイズであり、それらがノイズ閾値に対して十分に大きい場合、後続のロジックゲートに誤ったトリガーを引き起こす可能性がある。

グラウンドと電源のバウンスに関する別の問題、つまり本稿の主題は、デジタル処理またはメモリを含む CMOS デバイスは常にクロックされているので、たとえ出力が変わっていないとしても、何千、時には何百万もの内部ロジックゲートが毎秒、状態を変化させ、それぞれ電源レールを毎回短絡させていることである。したがって、そのような IC の配電ネットワークとその PCB の配電ネットワークの間には、常にグラウンドと電源のバウンスノイズが発生する。

IC 全体では、PCB の V_{ss} 電源プレーン（通常は 0V またはグラウンド）プレーンつまり基板の RF 基準プレーンに関して「グラウンドと電源のバウンス」電圧ノイズにより、絶えず「雑音 (buzzing)」を生じている。つまり I/O データが変化しているかどうかに関係なく、IC のすべての入力ピンおよび出力ピンが基板の RF 基準に対して「グラウンドと電源のバウンス」電圧ノイズでもうるさくなっているということである。

グラウンドと電源のこのバウンスノイズは、IC の入力、電源、プログラミング、電圧基準など IC のすべてのピンに現れるため、コモンモード (CM) ノイズである。これは最小のトランジスタを使用する IC の

【訳者注】 バウンスは bounce で、ここでは「跳ね返り」「暴れ」などの意味で使われている。