事例研究:プリント回路基板のレイアウトを間違えると放射性エミッションが発生する

James Pawson
Unit 3 Compliance

この事例研究では、顧客向けに対応した最近の放射エミッション不合格案件を数例、見ていきたい。ここで強調したいのは、間違いを見つけるプロセスへの取り組み方、解決策を考え出す際に考慮すべきいくつかの事項、不十分な PCB レイアウトが原因のエミッションが頭痛の種になる可能性について、である。

1. テーマの背景

ある新規顧客が、製品化サイクルが相当に進んだ段階の製品について放射エミッションの問題を発見した。他の試験所で測定した結果（図 1 のスキャン結果参照）だったが、そこでは2つの周波数で不合格（その他の周波数も限度値ぎりぎり）の測定結果が示されていて、EMC パフォーマンスの向上に何らかの支援が必要だった。不合格の結果を見て最初に考えたのは、電源ノイズが 80 MHz あたりで明白な上昇を示していること、次にデジタルクロック信号の高調波が 130 MHz 以上でスパイク状のノイズを生じていることだった。

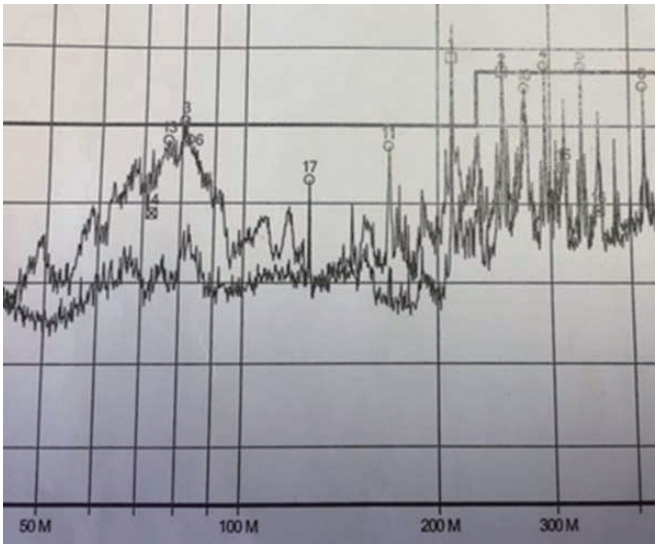

図1. 元の試験結果。約210 MHzで不合格、その他、懸念される周波数のスペクトラムを示している。

試験開始前に、コストへの考慮、製品容積、設計周期の観点から製品を理解することが重要であり、これにより最終的にエミッション改善作業と対策につながっていく。大量生産／低コストの製品に、コストが $/ € / £5（日本円で約 540 ～ 660 円）のフェライトコアを追加しても、部品表（BOM）コストへの影響が強すぎて無意味である。同様に、生産量が少なく、利益率／価値が高い製品の場合、BOM コストが高価なフェライトコアを許容し、結果的に1回で生産に適応できる場合、PCB を再設計してシングルコモンモードチョークフィルタを追加しても意味がない。

そのようなカテゴリに分類され、生産準備ができているこの機器については、既存在庫の処分や重大なやり直しや大幅な遅延もなしで、簡単に適用できる効果的修正を見つけてほしいという要望があった。

2. 実験

顧客側のエンジニアは、EMC 試験と問題解決プロセスの詳細を学ぶことに対し、非常に貪欲だった。EMC 試験と問題解決プロセスの両方に興味を持つ人と一緒に仕事をすることは、常に喜びであり、彼と一緒に働くのは最上の時間であった。彼は2つのユニットを持ち込んだ。1つは「vanilla」という未変更ユニット、もう1つは実験用に大幅に変更されたもので、言うまでもなく顧客エンジニアはこの変更でエミッションが改善されるかどうか、非常に熱心に知りたがっていた。

製品は、低周波制御機能が入った金属筐体と、ユニット前面に制