他とは違うCMOS：ノイズとEMIを低くするためのPCB設計

EARL MCCUNE
Consultant
RF Communications Consulting

要約

低い電源ノイズを達成したからといって自動的に低い EMI を保証できるわけではない。幸いなことに低い EMI にするための PCB レイアウト設計を用いれば、自動的にノイズは低くなる。ここで紹介する技術によって、目的を両方とも達成できるのである。

低い EMI を実現するための印刷回路レイアウト設計に数十年が費やされてきた [1][2]。それでもなお、現役 RF エンジニアとして膨大な量の EMI を発生するレイアウトの基板に何度も遭遇する。情報はあふれている時代なのに、この種の問題がなぜ終わらないのかと不思議に思う人もいるだろう。その答は、驚くには値しない。利用可能な情報の多くは、誤解を生むか、間違っているか、だからである。その良い例が参考文献 [2] にある。設計者はこの例のように自分達だけで学ぶことを選択するので、恐ろしく能率が悪く、コストも高くなる。ここで紹介される結果は、長年わかっていたことである [5]。だが、全くと言って良いほど使われることがなかったので、その情報は皆に忘れられてしまったようだ。本稿は、低い EMI の印刷回路レイアウトを簡単に作る方法について思い出してもらうために書いた。プリント回路の優れた EMI 設計はそれほど難しくはないが、その基礎となる物理的過程を詳しく認識することが必要となる。近道は存在しない。法則に従えば、成功はむしろ簡単である。急いで事に当たれば、すぐに問題が発覚する。

電磁気学の法則によると、EMI を根本的に低いレベルに維持するための必要条件は2つある。その条件とは下記の通りである。

1. インピーダンスを低くして、発生電流を最小にする。
2. 各電流ループに囲まれた面積を最小にする。

EMI 関係の出版物では、上記1番目の要求事項を達成する方法について大いに議論されている。しかし、2番目の要求事項については誰も取り扱っていない。これは、別な方法でノイズが低くなっている基板が、依然として膨大な量の EMI を発生させているという盲点である。幸い、解決策はわかりやすいので、手始めに PCB レイアウトを簡単に設計した。本稿では、