

ESD イミュニティの新しい側面

高周波領域が作用して起こる現象の測定

GUNTER LANGER
Langer EMV-Technik GmbH
Bannewitz, Germany

EN 61000-4-2 は、電子デバイスを静電気放電 (ESD) から保護するための規格として定められた。ESD からの保護は近年に重要な問題になっており、いくつかの要因は状況を悪化させた。今日の超集積、小型化されたデバイスは ESD による損傷を極めて受けやすく、この問題解決の必要性は急速に高まっている。その上、ESD 試験器 — いわゆる「ESD ピistol」 — の異なるタイプによって試験結果が著しく違うことが明らかになった。実際には、測定したイミュニティ (振幅) レベルの違いは、ファクター5 (1/5 ~ 5 倍) と同じくらい大きい場合がある。従って、異なる ESD 試験器で行われる試験は、ESD イミュニティレベルの比較の根拠として有効ではない。

今日の IC の ESD ストレスに対するイミュニティレベルを決める根本原因は、チップ内配線の微細化である。最近の ASIC やマイクロコントローラの開発では線間 100nm が目標で、コンピュータ用チップセットの中には更に狭い 45nm のものが見られる。この線間距離縮小により、供給電圧の低下を伴って、高密度の幾何学的構造のトランジスタセルで高速スイッチングを行うようになる。これらの要因で電磁妨害に対するイミュニティレベルを下げる。また、このスイッチングの高速化により、1ns 未満の短い妨害パルスによる IC のイミュニティレベルを更に下げる。数年前、このような短い妨害パルスは、大きな構造の IC であったために、その影響を受けなかったため、大して重要ではなかった。

異なる ESD 試験器の使用によって試験結果がどのようにバラツクかについて理解するために、いくつかの要因を見る必要がある。図1に示すパルスは、0.7ns の立ち上がり時間で、装置の金属部分に ESD ピistol を接触させて、通常の接触 ESD 試験に使われる (例えば ESD 試験器)。この妨害パルスは、容量性または誘導性の結合を経由して電子回路へ送られる。0.7ns の端は、0.7ns のパルス発生とは違う。このパルスは、次に IC に影響を及ぼす。しかし、立ち上がりが 0.7ns よりかなり高い周波数の現象、および 0.7ns の ESD パルスは、IC の中で非常に速いスイッチングのファクターが約5 (1/5 ~ 5 倍) の振幅差を回路に生じさせなければならない。オシロスコープによる測定は、静電気試験器のタイプに依存した、静電気放電パルスの立ち上がり部の高周波過渡特性を示す。図2を見ていただきたい。立ち上がり時間 2ps (2×10^{-12} 秒) 以下のこれら過渡現象は、ESD 試験

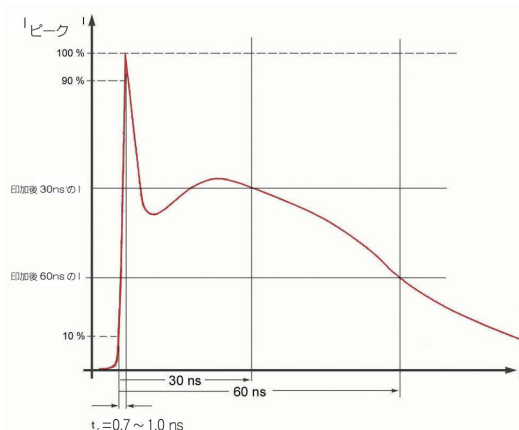


図1. IEC / EN 61000-4-2 に従った、立上り 0.7ns の ESD 基準パルス (波形作成: Langer EMVTechnik 社)