

デカップリングコンデンサの取付条件を含む有効性検討

接続されたインダクタンスの影響と、デカップリングコンデンサの効果は、等価直列インダクタンス (ESL) により制限される。

BRUCE ARCHAMBEAULT, PH.D.

IBM Research
Triangle Park, North Carolina

デカップリングコンデンサは、2つの目的を提供する。その目的の1つは、ICの機能上の充電、次に EMI 放射を増加させる原因になる平面共振を減らすか消し去るために、電源と基準グランド面との間を低インピーダンスに維持することである。

いろいろな格子状配置密度でデカップリングコンデンサを分散配置したときの効果については、長年議論が繰り返されてきた。一方では、デカップリングコンデンサをより高密度に配置することで対面した平面間を低インピーダンスにでき、最高の EMC 性能を引き出せることは周知の事実として理解されている。

この研究は、提案された様々なデカップリングコンデンサの格子状配置密度と効果の関係を求めるときに助けになるために行われたものである。接続インダクタンスがコンデンサの効果に大きく影響するので、接続インダクタンスのいろいろな値についても研究を行った。

設定

この研究では、10 インチ (254mm) × 12 インチ (305mm) の基板サイズを用いた。基板サイズ

は実際の共振周波数を決定するが、全体的な影響はどんな基板サイズでも不変である。誘電体の厚みは標準基板を含み 5 ミル (0.127mm) と 10 ミル (0.254mm) である。

1000mil × 1000mil、1250mil × 1250mil、1500mil × 1500mil、2000mil × 2000mil の格子状配置密度は、EZ-PowerPlane を使用してシミュレーションされた。^{1, [1]} この研究目的のために、接続インダクタンスには、コンデンサの等価直列インダクタンス (ESL) を含む。表面実装コンデンサ (チップコン) のサイズに依存する ESL の標準的な値は 0.2 nH から 0.5 nH である。しかし、デカップリングコンデンサに伴うインダクタンスの話はこれだけではないのである!

接続されるインダクタンス

接続されるインダクタンスは、平面とコンデンサが接続されているビア間の距離に依存し、コンデンサ実装場所の上部 (または下部) から減結合させる平面までの距離に依存する。² 図1は、回路基板上にコンデンサを実装した標準的な側面図を示す。表1は、0805、0603、0402 サイズの SMT コンデンサ^[2-3] の接続インダクタンス (ESL なし) の計算結果³ を示す。

これらの値は、コンデンサから取り付けパッド端が 7-8 mil、コンデンサ取り付けパッド端からビアパッドまでが 20 mil、10 mil のビアバレル

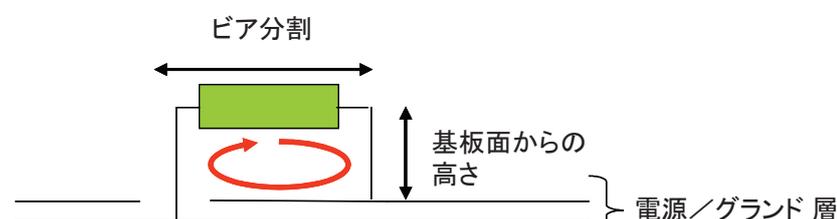


図1. 標準的な面実装のデカップリングコンデンサのループインダクタンス

- 1. EZ-PowerPlaneは、考えられる全てのモードを足し合わせた空洞共振構造を使用する。これは、誘電体の影響、平面サイズ、その他だけでなくコンデンサの位置を含む全波アプローチである。
- 2. 接続されるインダクタンスは『平面の上部』だけ考慮して、電源面とグランド面の分離は考慮しないし、コンデンサから計測点までの距離も考慮しない。
- 3. この計算式の詳細は付録1を参照のこと