

# APDの感度を100GHz以上に増強するSi電荷アバランシェ

カーウィー・アン、クオチェン・ロ・パトリック

容易に利用できるゲルマニウム(Ge)とシリコン(Si)のIV族の材料から作製されたCMOS適合導波路集積型アバランシェフォトダイオード(APD)は105GHzの利得帯域幅積が得られ、Ge/Si APDの用途を広帯域幅チップ間相互接続と高密度光ファイバ通信にまで広げる。

Siフォトニクスの開発には既存の相補性金属酸化物半導体(CMOS)技術との互換性が期待されている。このことが光部品の関係者の関心を高め、その開発を加速している。高感度の光検出器が注目を集めるのは、高性能光計算、データ通信、民生用エレクトロニクス、医療診断などの用途に対する潜在的効果が大きいためだ。

最近、シンガポール科学技術研究府(A\*STAR)マイクロエレクトロニクス研究所の探索研究チームは、IV族のGeおよびSi材料から作製した導波路集積型APDの設計と実証を報告した(図1)<sup>(1)</sup>。従来のAPDはリン化インジウム(InP)のような周期律表のIII-V族元素からなる高価で希少の新規複合材料を用いて作製してきた。標準的なInP APDは生産コストが高いばかりでなく、データ速度が10Gbpsを超えると利得帯域幅積が制約され、感度が劣化することも問題であった。よく知られた半導体材料のSiは、過剰雑音に対する感度が低く、Si系のAPDはInP系のAPDに比べると、感度が3dB以上も改善される。ここで言う感度とは入射する最小の光信号を低いビット誤り率のままで電気信号に変換する検出器の効率を意味している。

われわれの導波路集積型APDは、高感度ばかりでなく、CMOSプロセスへの

適合性もあるため、コスト効果のある量産を行うことができる。CMOS技術は能動および受動フォトニック部品をモノリシック集積できるため、光通信や高度な光演算の信号処理を单一チップのプラットホーム上でまとめて行う将来のマイクロプロセッサーアーキテクチャの技術としても適している。導波路を集積すると、より長波長の通信を行うときの光吸収が改善される。その結果、Ge/Si APDはより広い帯域幅を必要とするさまざまな応用が可能になる。

## なぜIV族材料を使うのか?

従来のIII-V半導体化合物の代わりにIV族半導体を使用するAPDの作製は、光部品の量産による経済性の確保に役

立つ。Geの重要性は近赤外(NIR)の入射光の検出し、その光信号を後段の処理に適した電気信号に符号化する能力が高いことにある。各種のIV族の元素とIII-V族の化合物の光学的性質を比較すると、Geの高い吸収係数は1.3μmと1.55μmとの間の標準の通信波長帯の光信号の検出に適している(図2)。また、Siは材料特性が本質的に優れているため、既存のIII-V化合物に比べると、高い増倍利得を低い過剰雑音のもとで確保できる理想的な選択材料になる。さらに、IV族の材料は既存のCMOSプロセス技術を利用して作製可能で、大量生産によるコスト低減も約束される。

## 技術上の障壁の克服

IV族の材料(とくにGe)の使用には技術上の障壁がないわけではない。その大きな課題の一つは、Si上に高品質で高純度のGe膜を成長させることである。SiとGeでできたヘテロ構造の格

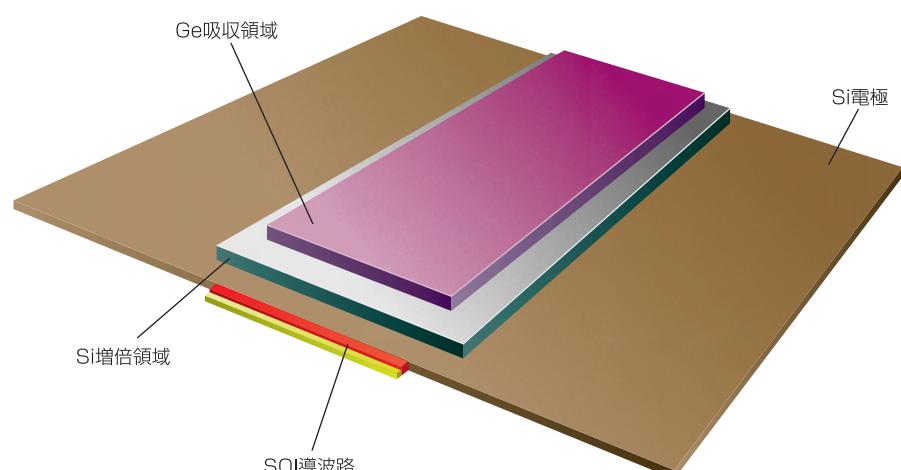


図1 導波路集積型ゲルマニウム/シリコン(Ge/Si)アバランシェ光検出器(APD)の概念図を示している。(資料提供:A\*STAR)

子不整合は大きいため、格子不整合による約4.2%の格子歪からは二つの大きな問題が生じる。第1にGe/Si界面の近傍には貫通転位が高密度で発生し、第2に表面は3次元(3D)ストラップル・クラスタノフ(SK)成長によって粗いモルフォロジーになる。これらの欠陥からは高い漏れ電流が発生し、光検出器の効率が低下する。

これらの問題を解決するために、文献では二つの異なる戦略が提案されている。一つは直感的アプローチであり、SiGe層の化学組成を傾斜構造にして、一端のGeを100%の濃度にする。オーダー氏らは低エネルギーープラズマ増強化學蒸着法を使用して、Geモル分率の10%ごとの増加には約1μm厚の線形傾斜SiGeバッファ層が必要になると明らかにした<sup>(2)</sup>。その結果、低い転位密度のGe膜を蒸着するには、10μm厚の比較的厚いSiGeバッファ層の成長が必要になったが、残念なことに、そのプロセスの統合には問題があった。

われわれの研究は、超高真空化学蒸着法を使用して、シリコン・オン・インシュレータ(SOI)上のGeの選択エピタキシャル成長を行う(図3)<sup>(3)</sup>。従来のアプローチとは異なり、二つのヘテロ構造材料間の大きな格子不整合による歪は約20nmの膜厚をもつ準傾斜SiGeバッファ層によって緩和される。SiGeバッファ層内のGeモル分率は10~約50%までの傾斜組成になる。われわれは希釈ゲルマン(GeH<sub>4</sub>)および純粋ジシリコン(Si<sub>2</sub>H<sub>6</sub>)前駆体ガスと370°Cのプロセス温度を使用して、SiGeバッファ層上に約30nmの比較的薄いGeシード層を成長させた。低温成長を用いてSi上への吸着原子の移動を抑圧し、3D SK成長の発生を防止して、平坦なGe表面のモルフォロジーが得られるようにした。平坦なGeシード層を形成した後に、

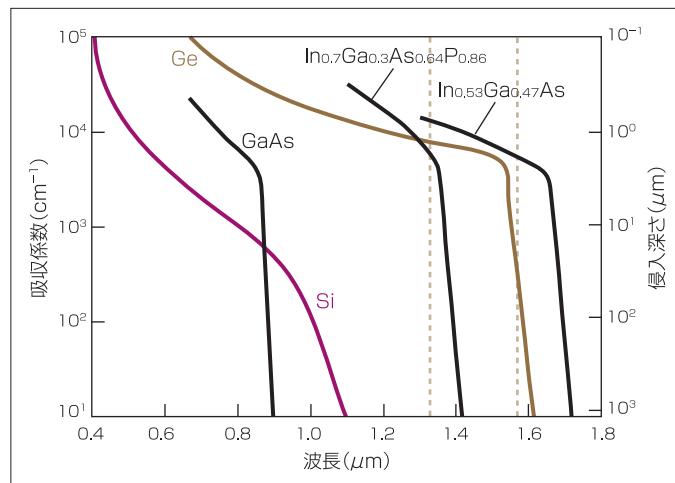


図2 ゲルマニウム(Ge)は近赤外線の吸収係数が高く、光通信の標準波長に対して魅力的な材料になる。(資料提供:A\*STAR)

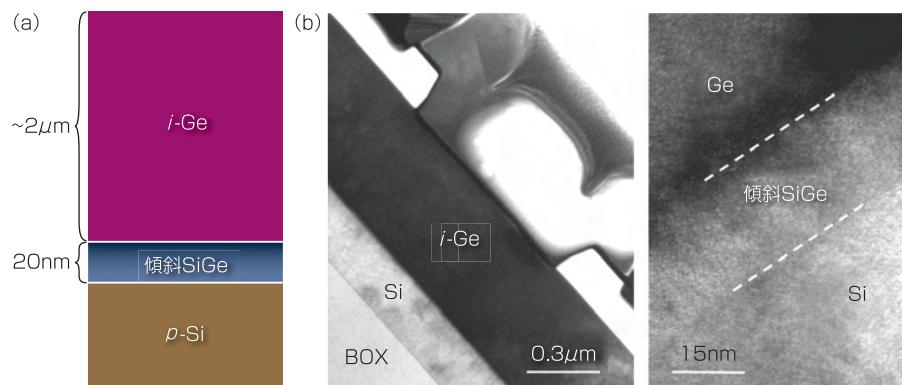


図3 (a)はSi上Geの直接ヘテロエピタキシ成長積層構造の概念図を示している。(b)の高解像透過型電子顕微鏡(TEM)写真はGeエピ層内部の貫通転位の減少を可能にする準傾斜SiGeバッファ層の有効性を示している。(資料提供:A\*STAR)

エピタキシのプロセス温度を約550°Cに上げ、高速のエピタキシ成長を行ってGeの所望の膜厚を確保した。このアプローチを用いて2μmまでの膜厚をもつ高品質Ge膜の成長を実証し、同時に、約10<sup>7</sup>cm<sup>-2</sup>の低い貫通転位密度を高温サイクル熱アニーリング処理の必要なしに得ることができた。

### アバランシェの生成と測定

增幅機能が組み込まれた別の種類のGe/Si光検出器は、高感度が必要となる応用において顕著な有用性が得られる。APDの名前から分かるように、電荷のアバランシェは素子の内部で起こり、その効果は10倍またはそれ以上の

信号増幅をもたらす。われわれのAPD検出器の設計は、分離-吸収-電荷増倍(SACM)配置に特徴があり、使用するGeとSiがそれぞれ光検出と電荷増倍の役割を果す。

入射光が検出器に入ると、最初に負(電子)と正(正孔)の一対の電荷がGeの検出領域に生成される(図4)。電子はSiの増幅領域の全体に加えられた内部電場ももとで加速され、十分に高いエネルギーを獲得し、近くのSi原子と衝突して、第2の正と負の電荷対を生成する。この衝突過程は継続されるため、電荷「アバランシェ」が発生し、2倍化が反復され、電荷の全体数は検出信号として取得されるまで2倍化を繰

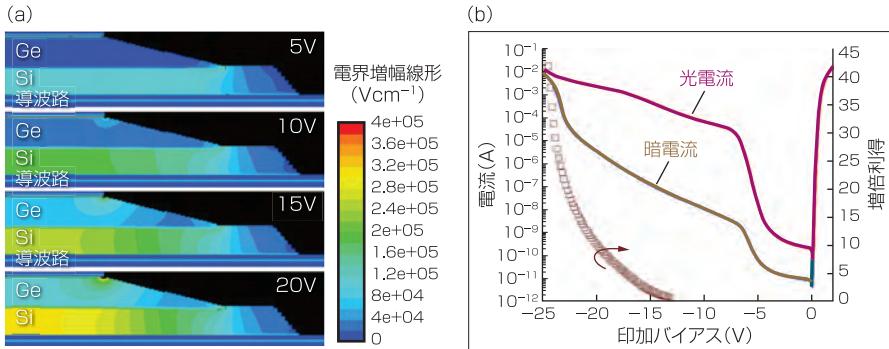


図4 (a)はMEDICIデバイスシミュレータを用いてシミュレーションした電場分布を示している。(b)は導波路型Ge/Si APDの電流電圧特性を示している。衝撃イオン化過程を通して非常に高い電荷増倍利得が実現され、応答性能が増強される。(資料提供:A\*STAR)

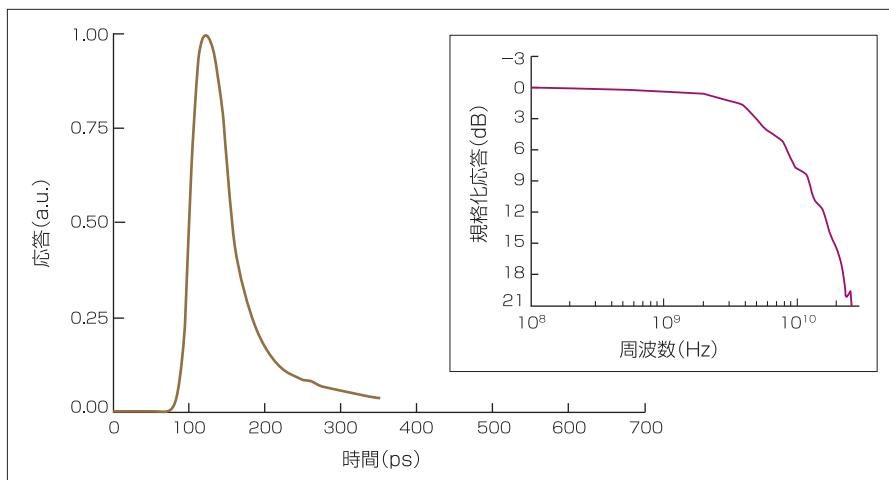


図5 1550nmの光子波長に対して、増倍利得が21のときの導波路型Ge/Si APDのインパルス応答が測定された。約5GHzの-3dB帯域幅が得られ、105GHzの利得帯域幅積が実現された。(資料提供:A\*STAR)

り返す。

APDの重要な性能尺度には、感度、電荷増倍利得、帯域幅、動作電圧での暗電流などが含まれる。通常のGe *p-i-n* 検出器を参照して測定したわれわれの素子の主応答は、1の利得に対して約0.8A/Wであった。印加バイアスを大きくすると、電荷の増倍利得(*M*)が増強され、破壊電圧の90%で動作したときの増倍利得は*M*=12の高い値に達した。この場合の増倍利得因子はAPDの応答を参照*p-i-n* 検出器の主応答に対して正規化した計算に基づいて算出されている。

破壊電圧は100μAの逆電流に対し

て定義され、-23Vの近傍で破壊が起こる。このような高い光応答は衝撃イオン化によるキャリア増倍の発生を可能にするアバランシェ効果に基づいている。印加する逆バイアスに対する増倍利得の室温の依存性をグラフにすると、1の利得(*M*=1)はパンチスルーレ

圧のときに得られ、そこではGeおよびSi領域が完全に消耗状態になる。印加バイアスがさらに増加してパンチスルーレ電圧を超えると、増倍利得は急速に増大して感度の増強が起ころ。パンチスルーレ電圧に対して測定した暗電流密度は20mA/cm<sup>2</sup>であった。この低い値は電場強度からの暗電流の劣化が無視できるほど小さいことを示している。

80fsのパルス幅をもつ1.55μmパルスレーザ光源を使用して、われわれは作製したAPDのインパルス応答を測定し、その帯域幅特性を調べた(図5)。この測定はマイクロ波プローブを用いて素子の特性を評価し、高速サンプリングオシロスコープを用いてインパルス応答を検出した、素子が1の利得で動作したときの最大-3dB幅は約7.5GHzであった(RC時定数が速度性能を制約する主因であることが分かった)。この-3dB帯域幅はインパルス応答の高速フーリエ変換から得られたことに注意して欲しい。素子が高い増倍利得状態で動作すると、APD帯域幅の減少が観測されたが、これは主としてアバランシェの立上り時間の効果によると考えられる。*M*=21の増倍利得に対して測定された帯域幅特性は約5GHzであった。したがって、この研究により実証されたGe/Si APDの利得帯域幅積は約105GHzになる。われわれは素子の設計と作製を最適化することで、210GHz以上の利得帯域幅積が得られると予測している。

#### 参考文献

- (1) K.-W. Ang et al., "Waveguide-Integrated Ge/Si Avalanche Photodetector with 105GHz Gain-Bandwidth Product," OFC, San Diego, CA (Mar. 2010).
- (2) J. Oh, S.K. Banerjee, and J.C. Campbell, IEEE Phot. Technol. Lett. 16, 2, 581-583 (2004).
- (3) K.-W. Ang et al., IEEE J. Selected Top. in Quantum Electron. 16, 106-113 (Jan./Feb. 2010).

#### 著者紹介

カーウィー・アン(Kah-Wee Ang)は科学技術研究局(Agency for Science, Technology and Research : A\*STAR)マイクロエレクトロニクス研究所の研究主幹。クオ・チャン・ロ・パトリック(Guo-Qiang Lo Patrick)は同所のプログラム部長。e-mail: logq@ime.a-star.edu.sg